

Regelung von Schaltnetzteilen mit LTspice® und Python

LTspice Simulationen und Python Skripte für Modellbildung, analoge und digitale Regelung von Schaltnetzteilen



Termin

Di. 30.09.2025, 09:00 Uhr –
Mi. 01.10.2025, 16:00 Uhr

Veranstaltungsort

Haus der Technik e.V.
Hollestr. 1
45127 Essen

Teilnahmegebühren

Präsenz-Teilnahme	1.465,00 €* Für HDT-Mitglieder 1.395,00 €* Online-Teilnahme	1.465,00 €* Für HDT-Mitglieder 1.395,00 €*
--------------------------	--	---



Weitere Informationen und die Möglichkeit zur Online-Buchung **Ihrer Teilnahme finden Sie auf der [Veranstaltungs-Webseite](#).**

Stand: 27.08.2025, 11:57 Uhr

Regelung von Schaltnetzteilen mit LTspice® und Python

Das Seminar ist in vier Teile gegliedert und behandelt die Modellbildung, die analoge und die digitale Regelung von Schaltnetzteilen.

Zu Beginn werden im ersten Teil die notwendigen Elemente der Softwaretools kurz vorgestellt.

Im zweiten Teil wird die Modellbildung behandelt. Basierend auf den Modellen sind Zeit- und Frequenzbereichssimulationen möglich. Dabei werden Betriebszustände wie stromkontinuierlicher Betrieb und Lückbetrieb unterschieden, wie auch die Strukturen voltage-mode und current-mode. Neben den klassischen Übertragungsfunktionen werden die Einflüsse von Eingangsfilttern und Last angegeben. Zusätzlich werden softwarebasierende Frequenzganganalysen mit Hilfe von LTspice und Python angegeben. Angeleitete Simulationsübungen vertiefen die behandelten Themen.

Der dritte Teil bespricht die analoge Regelung von Schaltnetzteilen. Beginnend mit der Vorstellung von typischen Reglerschaltungen und deren Bauteilbestimmung werden Dimensionierungsverfahren für voltage-mode und current-mode Regelungen vorgestellt. Regelungen von Tiefsetzstellern verifizieren die Verfahren. Weitere Beispiele sind Regelungen von Sperrwandlern mit Potentialtrennung und eine Leistungsfaktorkorrektur. Bevor der softwaregestützte Entwurf in einer Übung vertieft wird, werden weitere Regelungsverfahren vorgestellt, wie z. B. Zustandsregelung, Hystereseregulung oder optimale Regelung. Im letzten Teil wird die digitale Regelung besprochen. Zunächst werden Diskretisierungsverfahren nach dem Substitutionsprinzip und der z-Transformation vorgestellt. Zunächst wird die Regelung mit einem digitalisierten Regler vorgestellt. Danach wird ein Regler für eine digitalisierte Beschreibung eines Tiefsetzstellers mit dem Wurzelortsverfahren entworfen und verifiziert. Weiterhin werden spezielle Themen digitaler Regler wie Dead-Beat-Regelung, Wortlängeneffekte und Grenzyklen angesprochen. Die Simulationsübung untermauert die dargestellten Inhalte.

Zum Thema

Software unterstützt heutzutage die moderne Elektronikentwicklung und wird vor allem bei Schaltungssimulation, die neben der Layouterstellung ein unverzichtbarer Bestandteil aktueller Entwicklungstätigkeit ist, eingesetzt. Innerhalb der breiten Palette an Schaltungssimulatoren und integrierten Hochsprachenentwicklungsumgebungen sind LTspice und Python sehr weit verbreitet. Dank der freien Verfügbarkeit werden sie von Industrie und Ausbildung gleichermaßen genutzt und überzeugen durch umfangreichen Hilfemöglichkeiten.

Dieses zweitägige Seminar setzt die aktuellen Softwareversionen von LTspice und Anaconda/Spyder ein, dessen Oberflächen auf die aktuelle Windowsversion aufbaut und lehrt den Teilnehmern die Modellierung, die analoge und digitale Regelung von Schaltnetzteilen. Die Themen werden anhand von Übungen durch die Teilnehmer untermauert. Hierzu wird eine Reihe von Modellen und Skripte zur Reglerentwurf mit Frequenzgängen bzw. Zeitbereichsuntersuchungen verwendet.

Zielsetzung

Das Seminar vermittelt aufbauend auf der Modellbildung von Schaltnetzteilen den Entwurf von analogen und digitalen Regelungen in anwendungsoptimierter Verwendung von LTspice und Python. Nach diesem Seminar können die Teilnehmer die vielfältigen Möglichkeiten von LTspice und Python, getrennt oder in Kombination, zur Reglerdimensionierung in unterschiedlichen Konfigurationen nutzen und zur Optimierung einsetzen.

Programm

30.09.2025

09:00–17:00 Vorstellung der Software und Modellbildung
Einführung in LTspice XVII Simulationsarten: Transientenanalyse und Frequenzganganalyse, Komponenten und deren Eigenschaften, Grafische Ausgabe Einführung in...

01.10.2025

08:30–16:00 Analoge und Digitale Regelung
Prof. Dr.-Ing. Günter Keller
Technische Hochschule Deggendorf (THD)
Theorie der analogen Regelung Theoretische Grundlagen zur Dimensionierung analoger Regler für Voltage-Mode Control und Current-Mode Control,...

Referenten



Prof. Dr.-Ing. Günter Keller

Technische Hochschule Deggendorf (THD)

Technische Hochschule Deggendorf

Herr Professor Keller beschäftigte sich am Institut für Solare Energieversorgungstechnik (ISET) im Bereich der Produktentwicklung über neun Jahre mit der Aufbereitung photovoltaischer Solarenergie. Nach seiner Berufung an die Hochschule Deggendorf trug er dort als erster Professor im Studiengang Elektrotechnik maßgeblich zur Entwicklung der Fakultät bei. Heute unterrichtet er die Fächer Grundlagen der Elektrotechnik, Elektromagnetische Verträglichkeit, Stromversorgungstechnik, Leistungselektronik und Systemtechnik erneuerbarer Energien.

Zertifizierungen

Wichtige Information für alle Teilnehmenden:

Für die Teilnahme am Seminar benötigen Sie einen Laptop mit Windows-Betriebssystem. Bitte installieren Sie im Vorfeld folgende kostenlose Software:

[Download LTspice | Analog Devices](#)

[Welcome to Python.org](#)

[Qorvo QSPICE](#)

Zusätzlich empfehlen wir Ihnen die Installation einer sehr einfachen und kostenlosen Entwicklungsumgebung für Python:

<https://thonny.org/>

Bitte beachten Sie: Ein Windows-Betriebssystem ist dringend zu empfehlen, da **QSPICE** und **LTspice** nur unter Windows zuverlässig funktionieren.

Diese Hinweise haben wir ergänzend vom Seminarleiter erhalten.