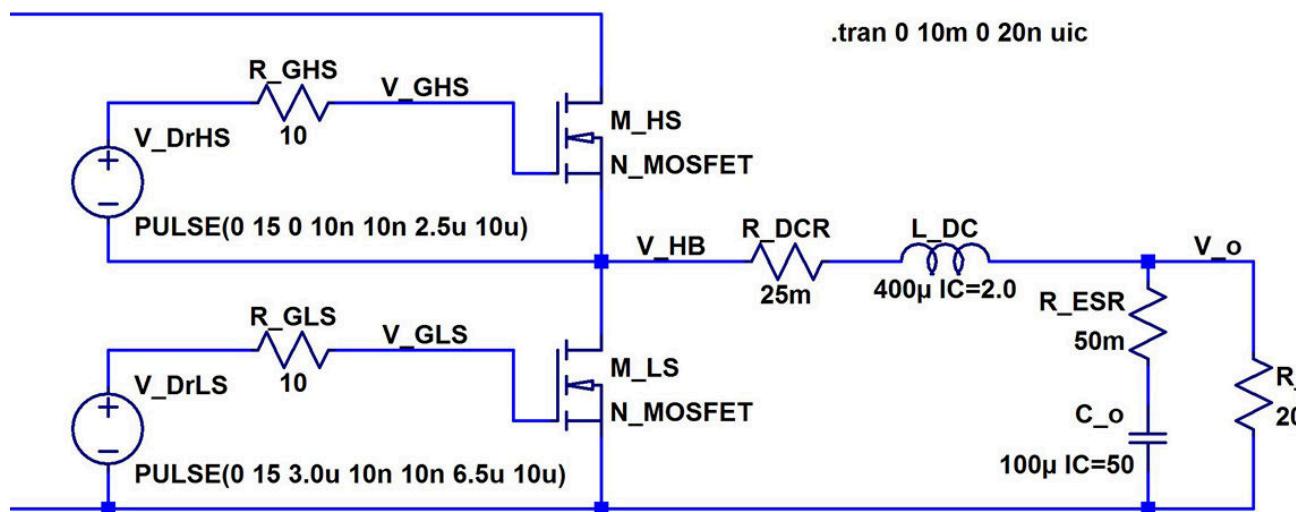


Schaltungssimulation mit LTspice® und Vertiefung EMV-Simulation

- Arbeitsweise und Optimierung von LTspice-Simulationsgestützte EMV-Analyse

M_{HS} Präsenz MOS($R_g=1.4$ $V_{to}=5.1$ $R_d=267m$ $R_s=100m$ $R_b=31m$ $M_{triode}=.8$ $K_p=24$ $K_{subthres}=.3$
 $=.1m$ $C_{gdmin}=10p$ $C_{gdmax}=1.6n$ $A=.7$ $C_{gs}=900p$ $C_{jo}=2n$ $M=.8$ $I_s=10p$ $V_J=.6$ $N=1$ $V_{ds}=700$ $R_{on}=378m$ Q_g



Termin

Di. 10.02.2026, 09:00 Uhr –
 Mi. 11.02.2026, 16:00 Uhr

Teilnahmegebühren

Präsenz-Teilnahme	1.465,00 €*
Für HDT-Mitglieder	1.395,00 €*

Veranstaltungsort

Hansa Apart-Hotel Regensburg
 Friedenstr. 7
 93051 Regensburg



Weitere Informationen und die
 Möglichkeit zur Online-Buchung
 Ihrer **Teilnahme finden Sie auf der**
[Veranstaltungs-Webseite](#).

Stand: 16.06.2025, 12:03 Uhr

Schaltungssimulation mit LTspice® und Vertiefung EMV-Simulation

Das Seminar behandelt die Schaltungssimulation mit LTspice® und ist in drei Teile gegliedert.

Im ersten Teil werden die Arbeitsweise und Optimierung behandelt. Dies beinhaltet die Beschreibung der Programmoberfläche, eine Komponentenübersicht, die Parametrierung der verfügbaren Simulationsarten und die vielfältigen Möglichkeiten der Ergebnisdarstellung. Insbesondere werden Hinweise auf die Vermeidung von Konvergenzfehlern gegeben. Angeleitete Simulationsübungen vertiefen die behandelten Themen.

Der zweite Teil bespricht die Modellierung aktiver und passiver Bauelemente. Bei den passiven Bauelementen werden neben Kondensatoren auch magnetische Bauelemente wie Spulen und Transformatoren bzw. Übertrager angesprochen. Hierbei kommen z. B. Nichtlinearitäten und Hysterese-Eigenschaften zur Sprache. Bei den aktiven Bauelementen werden die Halbleiter Dioden, MOSFETs und IGBTs behandelt. Neben der eigentlichen Besprechung der Modelle geht es hier auch um Prüfungsmöglichkeiten der Modelle.

Im letzten Teil wird auf den Schwerpunkt EMV-Simulationen eingegangen. Hier wird eine typische Vorgehensweise vorgestellt. Ausgehend von der zu untersuchenden Schaltung werden zunächst die verwendeten Bauelemente modelliert und das Simulationsmodell mit der Netznachbildung ergänzt. Schließlich werden die Ergebnisse durch eine Nachbildung des Messempfängers aufbereitet. In einem zweiten Teil der EMV-Simulationen werden anhand eines Schaltreglers unterschiedliche Maßnahmen zur Reduzierung der Störaussendung behandelt.

Zum Thema

Die moderne Elektronikentwicklung wird heute durch eine Reihe von Softwarepaketen unterstützt. Die Schaltungssimulation ist neben der Layouterstellung für Leiterplatten ein unverzichtbarer Bestandteil aktueller Entwicklungstätigkeit. In der breiten Palette von Schaltungssimulatoren gibt es eine große Gruppe spice-basierender Programme. Hierbei ist das Programm LTspice® am weitesten verbreitet. Es zeichnet sich insbesondere dadurch aus, dass es frei verfügbar ist, wodurch es in Industrie und Ausbildung gleichermaßen eingesetzt wird und durch eine sehr große Internetcommunity unterstützt wird.

Zielsetzung

Das Seminar vermittelt aufbauend auf den Grundlagen die anwendungsoptimierte Verwendung von LTspice bis hin zur EMV-Simulation. Nach diesem Seminar kann jeder Teilnehmer die vielfältigen Möglichkeiten von LTspice bei der Schaltplaneingabe und der Visualisierung nutzen und optimieren, aktive und passive Modelle beurteilen und EMV-Analysen durchführen und bewerten.

Programm

11.02.2026

08:30–09:00 Optimierungsmöglichkeiten und Visualisierung

09:00–09:30 Simulationsübung

09:30–09:50	Kaffeepause
09:50–11:30	Teil 1: Simulationsgestützte EMV-Analyse anhand eines SEPIC-Wandlers
11:30–12:30	Mittagspause
12:30–13:40	Teil 2: Simulationsgestützte EMV-Analyse anhand eines SEPIC-Wandlers
13:40–14:00	Kaffeepause
14:00–14:50	Fortsetzung: Teil 2: Simulationsgestützte EMV-Analyse anhand eines SEPIC-Wandlers
14:50–16:00	Zusammenfassung und Abschlussdiskussion

10.02.2026

11:30–12:30	Mittagspause
12:30–14:00	Modellierung aktiver und passiver Bauelemente
14:00–14:20	Kaffeepause
14:20–16:00	Fortsetzung: Modellierung aktiver und passiver Bauelemente
09:00–09:10	Begrüßung und Vorstellungsrunde
09:10–09:30	LTspice zur Schaltungssimulation
09:30–09:50	Kaffeepause
09:50–10:40	Fortsetzung: LTspice zur Schaltungssimulation
10:40–11:30	Simulationsübungen

Zertifizierungen

WICHTIG FÜR ALLE TEILNEHMENDEN:

Bitte bringen Sie Ihren Laptop mit einem Windows-Betriebssystem zum Seminar mit!
Installieren Sie vorab die Software LTspice®, die

unter <http://www.linear.com/designtools/software/#LTspice> kostenlos heruntergeladen werden kann, um sich einen ersten Eindruck über die Funktionsweise und Möglichkeiten des Programms zu verschaffen. Am Vortag des Seminars haben Sie die Möglichkeit, bei einem Warm-up (13:00 Uhr bis 17:00 Uhr) mit wenigen Vorkenntnissen in das Programm LTspice® und dessen Handhabung einzusteigen. Der Seminarleiter wird nach einer kurzen Einführung anhand von gezielten Übungen die Möglichkeiten des Programms vorstellen, um sich einen Überblick verschaffen zu können. Wenn Sie das Warm-Up zusätzlich buchen möchten, wenden Sie sich bitte an Bernd Hömberg b.hoemberg@hdt.de unter Verwendung des folgenden Betreffs: **LTspice® Warm-up**.