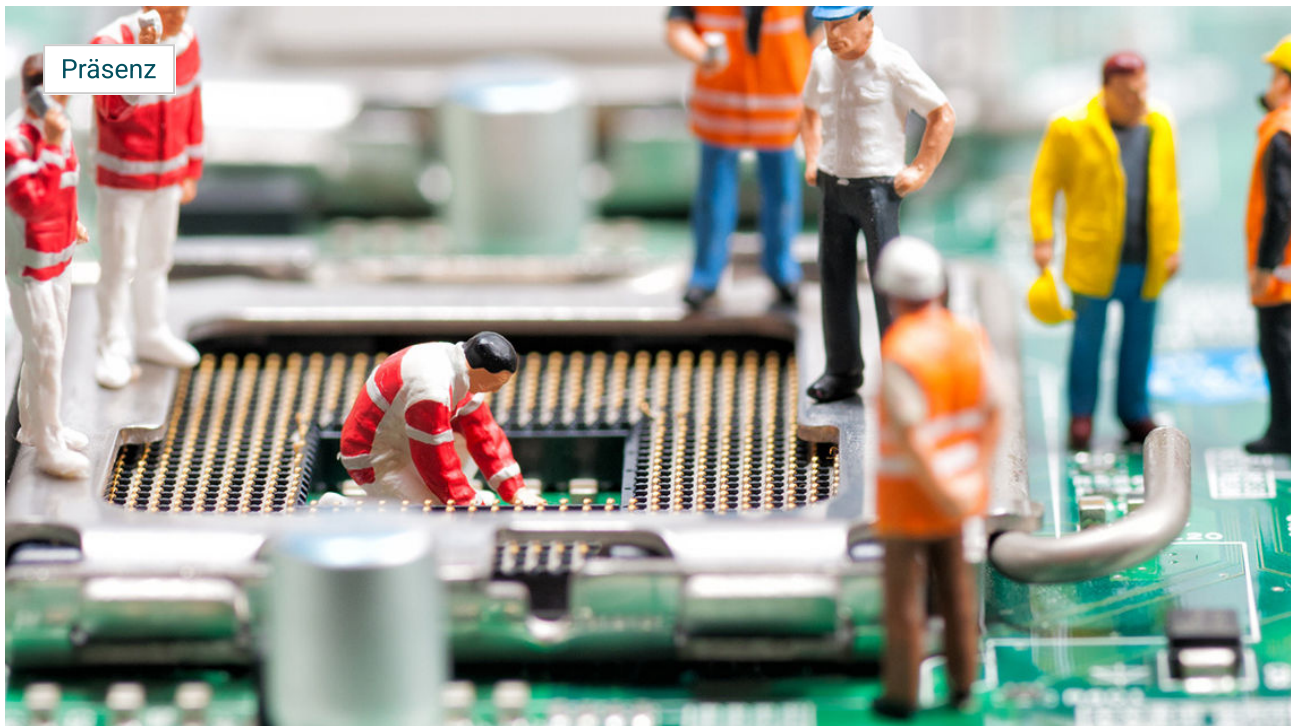


High-Speed Baugruppen optimal designen

Mit unterschiedlichen Designstrategien zu idealen High-Speed-Anwendungen



Termin

Di. 15.10.2024, 09:00 Uhr –
Do. 17.10.2024, 17:00 Uhr

Teilnahmegebühren

Präsenz-Teilnahme

1.545,00 €*
Für HDT-Mitglieder

[Für HDT-Mitglieder](#) 1.420,00 €*
Für Nicht-Mitglieder

Veranstaltungsort

Hotel Victoria
Königstr. 80
90402 Nürnberg



Weitere Informationen und die
Möglichkeit zur Online-Buchung
Ihrer Teilnahme finden Sie auf der
[Veranstaltungs-Webseite](#).

Stand: 03.08.2026, 14:05 Uhr

High-Speed Baugruppen optimal designen

Wann ist eine Baugruppe "High-Speed"?

Grundlagen über das physikalische Verhalten der Aufbau- und Verbindungskomponenten, unter anderem Leitungsimpedanzen, Verkopplungen, Reflexionen, Dämpfung und Abblockung von Leitungen,

Mäanderleitungen, Durchkontaktierungen, Topologien, usw.

Schnelle Schaltelemente und deren Auswirkungen auf die Leiterplatte

Einfluss der kürzer werdenden Schaltzeiten auf Digitalschaltungen

Optimiertes Schaltungs- und Leiterplatten-Design

CAD-Layout von Hochfrequenzschaltungen

Berechnung der Impedanz von Leiterbahnen

Signalintegrität und EMV

Planung und Konstruktion impedanzkontrollierter Multilayer

Ein Highspeed-Design zeichnet sich nicht durch seine Taktrate aus, sondern durch seine enorm schnellen Schaltelemente und die entsprechenden Auswirkungen auf die Leiterplatte. Aus diesem Grund ist es so wichtig, dass diese Aspekte bei der heutigen und zukünftigen Leiterplattenentwicklung bekannt sind und berücksichtigt werden. Sehr wichtig ist dabei die gute Zusammenarbeit von Entwicklern und Layoutern. Die doch sehr komplexen Lösungsstrategien lassen sich nur in enger Teamarbeit umsetzen.

Nach jedem Kapitel finden während des Seminars schriftliche Übungen statt, um die Theorie in der Gruppe praktisch berechnen und diskutieren zu können.

Zum Thema

Highspeed-Designs werden zunehmend häufiger. Eine falsche Handhabung kann fatale Folgen haben:

Fehlerhafte Leiterplatten durch Übertragungsverzögerungen, Übersprechen, Übersteuerung und Überschwingen

Höhere Abstrahlung von Versorgungsnetzen und daraus resultierende kostspielige, zeitaufwändige EMV-Prüfungen und Zertifizierungen

Verzögerte Markteinführungszeiten und Budgetüberschreitungen

Designs ohne Ausnutzung der tatsächlichen Entwicklungsmöglichkeiten

Entwickler und Layouter von Hochfrequenzschaltungen wissen, dass sie die Impedanz von Leiterbahnen errechnen und bei der Erstellung des CAD-Layouts beachten müssen. Auch für viele normale Digitalschaltungen spielt die Impedanz der Signalleiterbahnen und der Stromversorgung aufgrund der kürzer werdenden Schaltzeiten (Signal-Anstiegsflanken) immer kleinerer Bauelemente zunehmend eine entscheidende Rolle. Die Elektronikindustrie muss sich folglich verstärkt mit dem Einsatz impedanzkontrollierter Leiterplatten auseinandersetzen.

Zielsetzung

Die Teilnehmer sind nach dem Seminar in der Lage, unter Berücksichtigung von physikalischen Anforderungen sowie der Spannungsversorgung, der Signalintegrität und der EMV zu erkennen, wann High-Speed-Baugruppen zum Einsatz kommen und wie diese zuverlässig funktionieren.

Programm

15.10.2024

- 09:00–12:00 Einführung in “High-Speed” Design
- Wann ist eine Baugruppe “High Speed”
 - Wie die Industrie „High Speed“ vorantreibt
 - Das Ziel ist Signal Qualität
 - Systemanforderungen an High Speed
 - Anforderungen an Layout und Systemdesign
-

- 12:00–15:00 Grundlagen – Signale auf Leitungen
- Anstiegszeit und kritische Leitungslänge
 - Impulse und HF-Spektrum
 - Impedanz elektrischer Leitungen
 - Widerstand, Induktivität und Kapazität
 - HF-Rückstromweg - Schlitz auf Masselagen
-

- 15:00–17:00 Reflexionen und Leitungsterminierung
- Reflexionsmechanismus
 - Terminierungs-Strategien
 - Topologien
 - Bidirektionale Bustrminierung
-

16.10.2024

- 08:30–13:00 Leitungs-Topologien, Timing & Crosstalk
- Leitungs-Topologien
 - Induktive/ kapazitive Kopplung
 - Forward/ Backward Crosstalk
 - Koppelstärke und Designmaßnahmen
 - Differentielle Signalübertragung
 - Timing – Zeitkritisches Schalten
-

- 13:00–17:00 Simulationsmodelle & Methoden
- Einfache Modelle vs. Reale Bauteile
 - Modelquellen
 - IBIS Modelle
 - Simulations-MethodenConstraints Management
 - PCB Tool Flow
-

17.10.2024

08:30–13:00 Stromversorgungssystem

- Impedanz der Stromversorgung
 - Spannungseinbrüche und Gegenmaßnahmen
 - Anforderungen an das Stromversorgungssystem
 - Abblocken mit Kondensatoren - VCC-GND Lagen
 - Resonanzen und Abstrahlung
-

13:00–17:00 Planung & Konstruktion Impedanz kontrollierter Multilayer (Grundlagen)

- Materialien – Kerne, Prepregs, Kupferfolien
 - Microstrip und Stripline
 - Planung von Multilayern – Impedanzbestimmung
 - Lagenaufbau Varianten
 - Einfluss von Vias und Bauteilen auf die Impedanz
-

Referenten



Friedbert Hillebrand

Electronic Design Consultant

Consultant High-Speed-Design, Augsburg

Friedbert Hillebrand verfügt über 30 Jahre Erfahrung in der Elektronik-Entwicklung. Von 1990 bis 2001 war er in der Entwicklung von High-End-Servern verantwortlich für Signal-Integritäts-Analyse und Leiterplattendesign. Heute arbeitet er u.a. auch als freier Mitarbeiter für den FED. Er ist spezialisiert auf Baugruppen- und Gerätekonstruktion sowie EMV- und High-Speed Design.